

禪

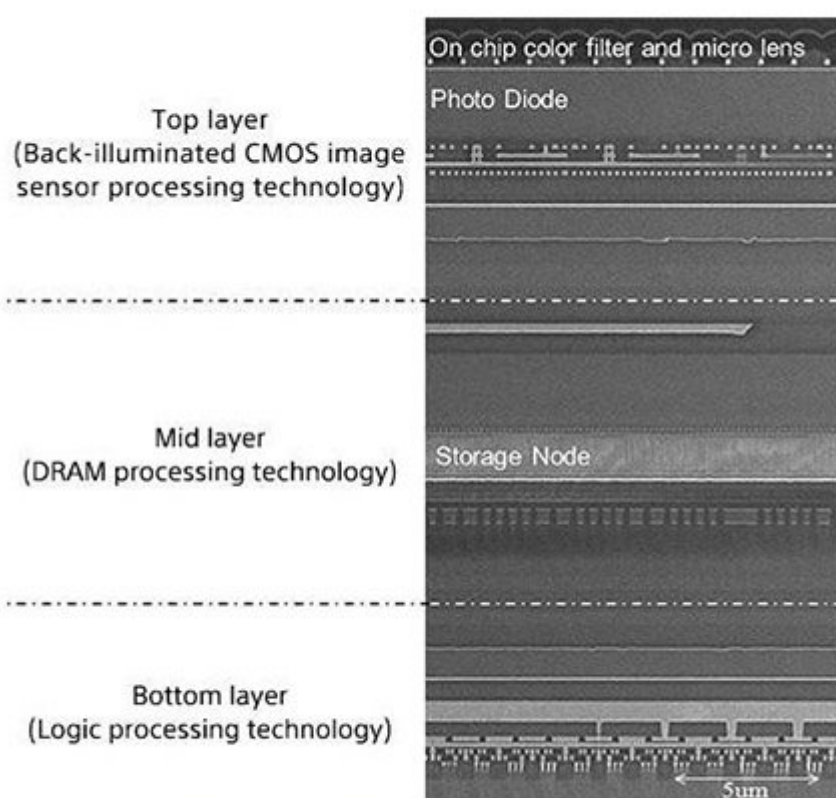
〇〇〇 〇〇〇〇〇 〇〇〇〇〇〇 〇〇〇〇〇

〇〇〇〇〇 〇〇〇〇〇〇 〇〇〇 〇〇〇〇〇〇〇



〇〇〇〇〇〇〇〇〇 〇〇〇〇〇 〇〇〇〇〇〇〇 〇〇〇〇 〇〇 〇〇 DRAM 〇〇〇〇 〇〇 〇〇〇 〇〇〇〇〇〇〇 〇〇 〇〇〇〇〇 〇〇〇 〇〇 〇〇〇 〇〇〇〇〇 〇〇〇〇 〇〇 〇〇〇〇 〇 〇〇 〇〇 〇〇 〇〇〇 〇〇〇〇 〇〇〇〇 〇〇〇〇 〇〇〇〇 〇〇〇〇 〇〇〇〇 〇〇〇〇 〇 〇〇〇〇〇〇〇 〇〇〇〇 〇〇〇〇〇〇〇 〇〇 〇〇〇〇〇〇〇〇 〇〇〇〇 19.3 〇〇〇〇 〇〇〇〇〇〇〇〇

〇〇〇〇〇〇 〇〇〇〇 〇〇 〇 〇〇〇 〇〇〇〇〇〇〇〇 〇〇 〇〇〇〇〇 〇〇〇〇 〇〇 〇〇〇〇〇〇〇〇〇〇〇 〇〇 〇〇〇〇 CMOS 〇〇〇〇〇〇〇〇〇
.(〇〇〇〇)〇〇〇〇〇〇〇 〇〇〇〇〇〇〇 〇〇〇〇〇〇〇〇 〇〇



Sectional view of 3-layer stacked CMOS image sensor with DRAM

این تصویر یک نمای مقطعی از یک سنسور CMOS 3-لایه است. لایه بالا (Top layer) شامل فیلتر رنگ و لنز میکرو روی چیپ و دیود فوتو است. لایه میانی (Mid layer) شامل نودهای ذخیره (Storage Node) است. لایه پایین (Bottom layer) شامل تکنولوژی پردازش منطقی است. مقیاس 5um در پایین سمت راست نشان داده شده است.

این تصویر یک نمای مقطعی از یک سنسور CMOS 3-لایه است. لایه بالا (Top layer) شامل فیلتر رنگ و لنز میکرو روی چیپ و دیود فوتو است. لایه میانی (Mid layer) شامل نودهای ذخیره (Storage Node) است. لایه پایین (Bottom layer) شامل تکنولوژی پردازش منطقی است. مقیاس 5um در پایین سمت راست نشان داده شده است.

:مقاله

مقاله

:مقاله

مقاله

:مقاله

23:08 - 19/12/1395

:مقاله

مقاله - مقاله