

مهم نیست تراشه‌ای که می‌سازیم قرار است در یک ساعت هوشمند استفاده شود یا در یک سرور. در هر دو حالت مجبوریم تراشه‌های طراحی شده را روی یک برد نصب کنیم که به آن، برد مدار چاپی (PCB) گفته می‌شود. PCB در واقع رابطی است که تراشه را به سایر اجزای مدار پیوند می‌دهد. بسیاری از چالش‌هایی که در حال حاضر طراحان تراشه با آن‌ها مواجه هستند ناشی از وجود همین PCB است. حالا گروهی از محققان راهکاری پیشنهاد کرده‌اند که می‌توان برای همیشه از شر PCB خلاص شد و به سامانه‌های پردازشی بهینه‌تر و ارزان‌تری دست یافت. این مطلب بر اساس مقاله‌ای است با عنوان «خداحافظ مادربورد؛ سلام Si-IF» که ماه سپتامبر در وبسایت اسپکتروم منتشر شده است.

گروهی متشکل از محققان دانشگاه کالیفرنیا و دانشگاه ایلینویز دریافته‌اند که می‌توان برد مدار چاپی را با بستری از جنس سیلیکون یعنی همان ماده‌ای که تراشه‌ها از آن ساخته می‌شوند جایگزین کرد. چنین راهکاری امکان ساخت سامانه‌های پردازشی سبک‌تر و کوچک‌تر و سامانه‌هایی با توان پردازشی بسیار بالاتر را فراهم خواهد کرد. در این راهکار که **Si-IF** سرنام (silicon-interconnect fabric) نام دارد، تراشه‌های سیلیکونی و سایر اجزای مورد نیاز برای کار سخت‌افزار به‌طور مستقیم بر بستری از جنس سیلیکون نصب می‌شوند. در این روش بر خلاف برد مدار چاپی، سیم‌بندی بین اجزای مدار به همان طرافت سیم‌بندی درون تراشه است. نتیجه بدیهی چنین ظرافتی در سیم‌بندی، این است که می‌توان اتصالات بیشتری بین تراشه‌ها برقرار کرده و با صرف توان کمتر، داده‌ها را با سرعتی بیشتر منتقل کرد.

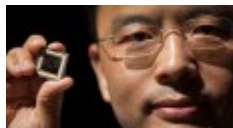
**Si-IF** مزیت دیگری هم دارد. فرآیند دشوار و پیچیده پیاده‌سازی سیستم روی تراشه (SOC) را ساده‌تر می‌کند. SOC در ابزارهای امروزی از گوشی‌های هوشمند گرفته تا ابرکامپیوترها استفاده می‌شود. حالا طراحان می‌توانند مجموعه‌ای از چیپ‌لت‌های (یا به بیان این محققان دای‌لت) کوچک‌تر که طراحی و تولید آن‌ها ساده‌تر است را روی بستر سیلیکونی با یکدیگر مرتبط کنند. امروزه شرکت‌هایی نظیر ای‌ام‌دی، اینتل و انویدیا روی توسعه چیپ‌لت‌ها کار می‌کنند و ایده **Si-IF** مسیر فوق را هموارتر خواهد کرد.

### کابوس بسته‌بندی تراشه

برای درک بهتر اهمیت حذف برد مدار چاپی از طراحی سامانه‌های پردازشی نگاهی به یک SOC مرسوم می‌اندازیم. در حال حاضر می‌توانیم بخش زیادی از آن‌چه برای به‌کار انداختن یک گوشی هوشمند نیاز داریم را روی تکه‌ای از سیلیکون به مساحت یک سانتی‌متر مربع جای دهیم. با فناوری‌های فعلی، برای این‌که بتوانیم تراشه را به سایر قطعات سخت‌افزار متصل کنیم و ارتباط بین تراشه و این اجزا را برقرار کنیم، مجبوریم تراشه را در بسته‌ای که معمولاً پلاستیکی است و ممکن است ۲۰ برابر بزرگ‌تر از خود تراشه باشد قرار دهیم و خروجی‌های بسیار ظریف تراشه را از طریق پایه‌هایی به بیرون این بسته برسانیم. این تفاوت قابل‌توجه در اندازه تراشه و محفظه‌اش دست‌کم

دو مشکل دارد. نخست این که تراشه بسته بندی شده، فضای بسیار بیشتری روی مدار اشغال می کند و وزن بیشتری نسبت به خود تراشه خواهد داشت و این مسئله در طراحی هایی که ظرافت و وزن دستگاه حائز اهمیت است، چالش بزرگی محسوب می شود. مشکل دوم این است که اگر سخت افزار مورد نظر به چند تراشه نیاز داشته باشد مسافتی که سیگنال ها باید در مدار طی کنند چند برابر افزایش می یابد. بنابراین ما در روش مرسوم طراحی و پیاده سازی، از یک سو سرعت پردازش را به طور چشم گیری کاهش داده ایم و از سوی دیگر میزان مصرف انرژی را بالا برده ایم. این گلوگاه های سخت افزاری در کاربردهایی نظیر کارهای گرافیکی، یادگیری ماشین و جست و جو که با حجم زیادی از داده سروکار داریم بسیار به چشم می آیند و چالش های بزرگی هستند. خنک سازی تراشه های بسته بندی شده دشوار است، زیرا سال های متمادی است که این عامل به عنوان یک عامل محدودکننده در طراحی سامانه های کامپیوتری شناخته می شود. حالا پرسش این است که اگر بسته بندی تراشه ها چنین مشکلاتی بوجود می آورد پس چرا تراشه را بسته بندی می کنیم؟ دلیل آن، وجود برد مدار چاپی است.

## مطلب پیشنهادی



پردازش فارغ از ابر الگوریتم های هوشمند  
اولین کامپیوتر ممبریستوری برنامه پذیر، پردازش هوش مصنوعی فارغ از ابر

## راهی به سوی طراحی بدون برد مدار چاپی

هدف از به کارگیری برد مدار چاپی فراهم کردن بستری برای برقراری اتصال بین تراشه ها و دیگر قطعات الکترونیکی است، اما در کاربردهای امروزی این روش بهترین گزینه نیست. ساخت بردهای مدار چاپی کاملاً مسطح، دشوار است و ممکن است در روند تولید، سطح آن ها تاب بردارد. تراشه های بسته بندی شده معمولاً توسط لحیم کاری به برد متصل می شوند. به دلیل محدودیت های لحیم کاری و مشکل تاب برداشتن سطح (warping) نمی توانیم فاصله بین نقاط لحیم کاری را به کمتر از نیم میلیمتر برسانیم. به بیان دیگر در هر سانتی متر مربع از مساحت تراشه، نمی توان بیش از ۴۰۰ اتصال را گنجاند. در بسیاری از کاربردها این تعداد اتصالات برای رساندن برق به تراشه و ورود و خروج سیگنال ها کافی نیست. طراحان با بسته بندی تراشه و در حقیقت با افزایش فضا، سعی می کنند امکان برقراری اتصالات بیشتری را به ازای واحد سطح فراهم کنند. بدین ترتیب خواهیم توانست اتصالات ظریف روی تراشه که حدود ۱ تا ۵۰ میکرومتر هستند را به اتصالات ۵۰۰ میکرومتری روی PCB متصل کنیم. به عقیده محققان، بهترین راهکار این است که تراشه ها بدون بسته بندی و نصب کردن روی PCB، به طور مستقیم روی یک ویفر سیلیکونی نازک به ضخامت ۵۰۰ میکرومتر تا ۱ میلیمتر نصب شوند. پردازنده ها، قطعات حافظه، چیپلتهای آنالوگ و RF، ماژول های تنظیم ولتاژ و حتی قطعاتی نظیر سلف ها و خازن ها را می توان به طور مستقیم روی این بستر سیلیکونی نصب کرد. در مقایسه با مواد به کار رفته در ساخت بردهای مدار چاپی معمول، یک ویفر سیلیکونی مقاوم تر است و می توان آن را مسطح تر از PCB ساخت و مشکل تاب برداشتن برد را حل کرد. علاوه بر این به دلیل این که تراشه و بستری که تراشه روی آن نصب شده از یک جنس (سیلیکون) هستند تأثیر تغییرات دما روی این دو یکسان است و با یک نسبت منبسط و منقبض می شوند در نتیجه به اتصالات بزرگ و انعطاف پذیر نظیر نقاط لحیم کاری بین تراشه و بستر نیازی نیست. در چنین شرایطی می توان به جای نقاط لحیم کاری از پین مسی (pillar) استفاده کرد که داخل بستر سیلیکونی کار گذاشته می شوند و ابعادی در حد میکرومتر دارند. با اعمال همزمان نیرو و حرارت، پورت های مسی ورودی و خروجی تراشه به طور مستقیم توسط این پین های مسی، روی بستر سیلیکونی مهار می شوند. اگر این کار به طور دقیق انجام شود، اتصالات مطمئن تر و به صرفه تری نسبت به روش لحیم کاری به دست می آید.

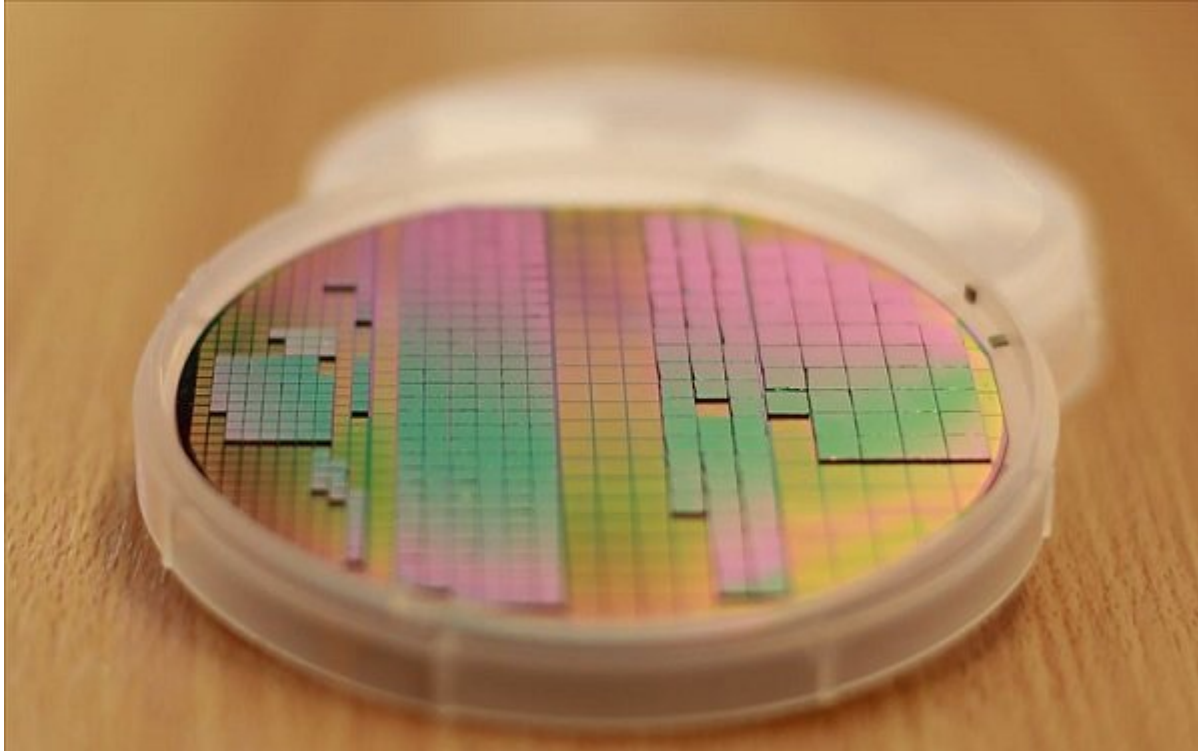
## مطلب پیشنهادی

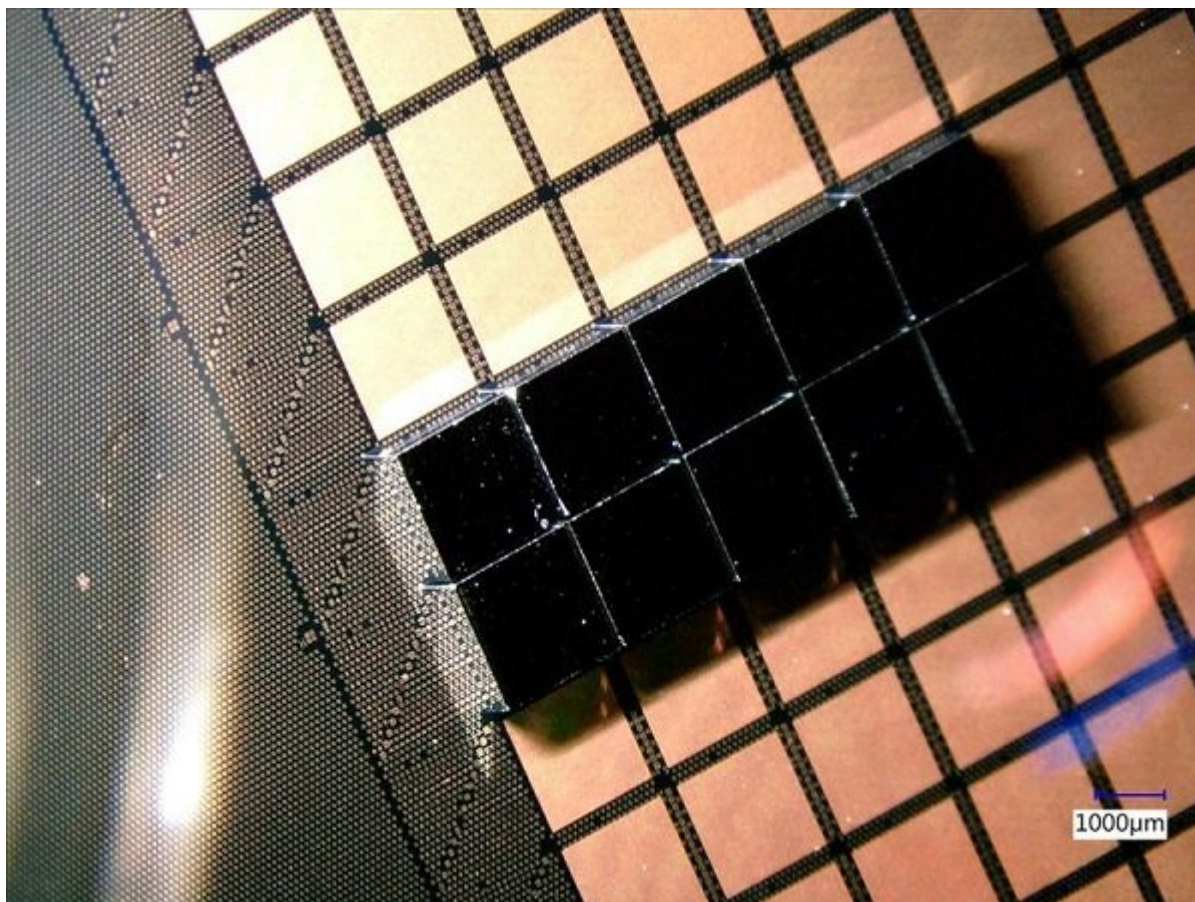


فرضیه بلیت بخت آزمایشی  
هرس شاخه های هوش مصنوعی راهکاری برای کوچک تر کردن شبکه های عصبی



تراشه‌ای در مقیاس ویفر طراحی کرده‌اند که ۴۰ پردازنده گرافیکی یا GPU در آن قرار گرفته است. شبیه‌سازی‌ها نشان داده‌اند که این طراحی در مقایسه با یک سیستم مجهز به ۴۰ پردازنده گرافیکی پیشرفته، سرعت محاسبات را بیش از پنج برابر افزایش داده و میزان مصرف انرژی را تا ۸۰ درصد کاهش می‌دهد. این نتایج قابل قبول به سادگی به دست نیامده‌اند و لازم بود که چند چالش برطرف شود. مواردی نظیر دفع حرارت از روی ویفر، این‌که پردازنده‌های گرافیکی چگونه می‌توانند به بیشترین سرعت ارتباطی با هم دست یابند و چگونگی رساندن برق به بخش‌های مختلف ویفر از جمله این چالش‌ها بوده‌اند (شکل 2).





2000 - ( ) Si-IF ( ) .  
 .  
 .

مصرف توان یکی از چالش‌های اصلی بود. در صورت تغذیه تراشه با یک ولت، سیم‌بندی ظریف ویفر مصرف توان را به ۲ کیلووات می‌رساند. بنابراین از تغذیه ۱۲ ولت استفاده شد تا جریان و در نتیجه مصرف توان کاهش یابد. پیاده کردن این راهکار نیازمند استفاده از تنظیم‌کننده‌های ولتاژ و خازن‌های ویژه‌ای بود که باید در جای‌جای ویفر نصب می‌شدند. نمونه اولیه‌ای از این سامانه پردازشی به وسعت ویفر ساخته شده و انتظار می‌رود نتیجه نهایی تا پایان سال آینده میلادی آماده شود.

### SoIF جایگزینی برای SoC

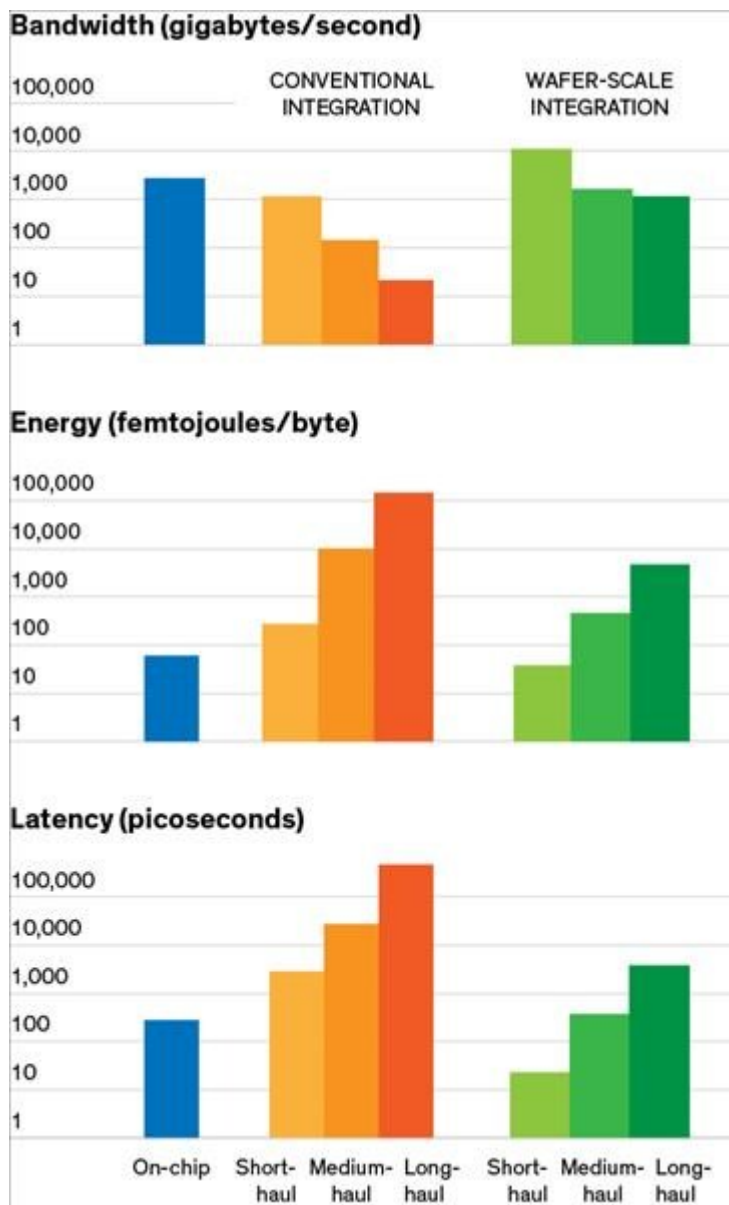
به باور این محققان، Si-IF راهکاری مناسب برای رفع ایراداتی است که طراحان SoC با آن‌ها مواجه‌اند. دو دهه است که طراحان برای دستیابی به کارایی بهتر و در عین حال کاهش هزینه‌ها تراشه‌های مستقل در قالب سیستم روی تراشه (SoC) را پیاده‌سازی می‌کنند. در این نوع پیاده‌سازی همان‌گونه که از نامش پیدا است سعی می‌شود یک سیستم روی تراشه‌ای گنجانده شود. این راهکار اگرچه مزایایی دارد، اما معایب قابل توجهی است. SoC یک تراشه نسبتاً بزرگ است و هرچه تراشه بزرگ‌تر شود احتمال وجود خطا و نقص در آن بیشتر می‌شود، به‌ویژه زمانی که از فرآیندهای بسیار پیشرفته تولید نیمه‌هادی استفاده می‌کنیم. هزینه بالای طراحی و تولید این‌گونه از تراشه‌ها و این‌که ایجاد یک تغییر جزئی در طراحی یا به‌روزرسانی فرآیند تولید آن‌ها نیازمند بازطراحی کل تراشه است از جمله چالش‌های سیستم‌های روی تراشه است. در استفاده از SoC مجبوریم همه زیرسیستم‌ها را بر اساس یک فرآیند واحد تولید کنیم حتی اگر این امکان باشد تا یکی از زیرسیستم‌ها با فناوری و روش تولید بهتر و بهینه‌تری تولید شود. در نتیجه برخی یا همه زیرسیستم‌های داخلی SoC به نهایت کارایی و بهره‌وری خود نمی‌رسند.



### با نگاهی به استارت آپ Apex.AI در جست‌وجوی سیستم‌عاملی برای خودران‌ها

روش Si-IF این امکان را به طراحان می‌دهد که اجزای مورد نیاز یک SoC را به دایلت‌هایی خرد کنند و هر دایلت با فرآیندی که مناسب همان دایلت است طراحی و تولید شود. در این صورت زیرسیستم‌های SoC را می‌توان در قالب یک سیستم روی ویفر (system-on-wafer) یا سیستم روی **Si-IF** (یا system-on-Si-IF) پیاده کرد و از مزایای ساده شدن روند طراحی و کاهش هزینه‌های تولید بهره‌مند شد. می‌توان اجزای مورد نیاز را (که این محققان ترجیح می‌دهند بجای چیپلت، آن‌ها را دایلت بنامند) به‌طور مجزا تولید کرد و بر بستر **Si-IF** سوار نمود. فاصله این اجزا در مقایسه با فاصله بلوک‌های عملیاتی یک SoC مرسوم بسیار کمتر است و چگالی اتصالات هم بالاتر می‌رود که این برتری ناشی از اندازه بسیار کوچک دایلت‌ها است. تولید دایلت‌های کوچک در مقایسه با یک SoC بزرگ ارزان‌تر تمام می‌شود، زیرا هرچه سطح تراشه کوچکتر باشد، نقایص کمتر می‌شوند. در این روش تنها چیزی که ابعاد بزرگی دارد بستر سیلیکونی SOIF است که آن هم مشکلی ایجاد نمی‌کند. SOIF هر آن‌چه صنعت با حرکت به سوی چیپلت‌ها خواهان دستیابی به آن است را در اختیار قرار می‌دهد. به‌عنوان مثال ساخت یک SOIF با یک فناوری تولید جدیدتر، ارزان‌تر و ساده‌تر انجام می‌شود. هر دایلت را می‌توان با فناوری مناسب خودش تولید کرد و فقط همان‌هایی که نیاز به به‌روزرسانی یا بازطراحی دارند تغییر داده خواهند شد؛ موردی که در روش فعلی طراحی و تولید SoC دور از دسترس است. این نوع مجتمع‌سازی به طراح این امکان را می‌دهد تا دایلت‌هایی از نسل‌ها و فناوری‌های مختلف را با هم ترکیب کند و سامانه‌های کاملاً جدیدی بسازد.

این محققان مدعی هستند که هزینه کلی طراحی و تولید یک SOIF تا ۷۰ درصد کمتر از SoC خواهد بود و این در مواردی است که به تعداد انبوهی از تراشه‌ها نیاز نیست و فقط چند هزار واحد نیاز است (شکل 3).



این نمودارها نشان می‌دهد که فناوری Si-IF در مقایسه با فناوریهای سنتی، پهنای باند بالاتری را در تمام سطوح انتقال داده (از داخل تراشه تا طولانی‌مدت) فراهم می‌کند. همچنین، مصرف انرژی و تاخیر (latency) در این فناوری به طرز چشمگیری کاهش یافته است. این ویژگی‌ها برای کاربردهای حساس به انرژی و تاخیر، مانند مراکز داده و سیستم‌های ارتباطی، بسیار ارزشمند است.

همین کاهش هزینه‌های طراحی و کوچک‌سازی سبب می‌شود که طراحی سیستم‌های سفارشی شده با کمک SOIF ساده‌تر باشد. این محققان بر این باور هستند که کاهش هزینه و در دسترس بودن چنین امکانی سبب خواهد شد که شاهد نوآوری‌های بیشتری باشیم و این برای طراحان، استارت‌آپ‌ها و دانشگاه‌ها مفید خواهد بود.

## مسیری رو به آینده

در چند سال گذشته این محققان برای بهبود روند مجتمع‌سازی Si-IF تلاش زیادی کرده‌اند، اما هنوز در ابتدای مسیر هستیم. یافتن راهی مقرون به صرفه برای تولید بر اساس این فناوری نخستین موردی است که باید حل شود. ارائه راهکاری مناسب برای آزمودن دایلت‌های تولید شده و بردهای Si-IF هم مورد دیگری است که باید به آن پرداخت. یافتن روش‌های جدیدتر دفع حرارت با توجه به رفتار سیلیکون در مقابل افزایش دما موضوع مهم بعدی است. این محققان بدین منظور راهکاری یکپارچه برای خنک‌سازی و برق‌رسانی در مقیاس ویفر (PowerTherm) عرضه کرده‌اند. بدنه و زیرساخت‌های نصب، کانکتورها و کابل‌کشی برای ساخت کل سیستم نیازمند طراحی ویژه‌ای است و پیاده‌سازی و اجرای تراشه هم روش‌های طراحی و معماری خاص خود را می‌طلبد. موضوع مهم این است که باید به قابلیت اطمینان این طراحی هم دقت کرد و راهی برای دستیابی به بالاترین میزان اطمینان یافت. اگر یکی از دایلت‌ها پیش از پیاده‌سازی روی سامانه دچار اشکال شوند یا ناقص باشند یا در حین کار دچار مشکل شوند تعویض آن بسیار دشوار خواهد بود. نکته مهمی که در پیاده‌سازی SOIF باید به آن توجه داشت انتخاب صحیح دایلت‌هایی است که می‌توان در کنار هم قرار داد. شما نمی‌توانید برای همه زیرسیستم‌های یک SOC از دایلت مشابهی استفاده کنید. به بیان دیگر باید با بررسی طراحی‌های موجود و مرسوم، قابلیت‌ها و عملکردهایی را شناسایی کنیم که تمایل

بیشتری دارند به‌طور فیزیکی در نزدیکی هم پیاده‌سازی شوند. در صورتی که این عملکردها با فرآیند مشابهی قابل تولید باشند و به‌روزرسانی آن‌ها به‌طور مشابهی قابل اجرا باشد، می‌توان آن‌ها را در یک دایلت گنجانده و مجتمع‌سازی کرد.

اگر چه این موارد و موارد دیگر، فهرستی بلند بالا از چالش‌ها را پدید می‌آورند، اما محققان به‌طور جدی مشغول رفع این چالش‌ها هستند و شاید در آینده‌ای نه چندان دور، شاهد یک تغییر اساسی در سخت‌افزار کامپیوترها و ابزارهای همراهان باشیم.

**تاریخ انتشار:**  
20 آذر 1398

---

**نشانی منبع:**

<https://www.shabakeh-mag.com/information-feature/16362/%D8%AE%D8%AF%D8%A7%D8%AD%D8%A7%D9%81%D8%B8-%D9%85%D8%A7%D8%AF%D8%B1%D8%A8%D9%88%D8%B1%D8%AF%D8%9B-%D8%B3%D9%84%D8%A7%D9%85-si-if>