

طراحان تراشه با چالشی مواجه هستند؛ فرآیند کند ساخت مدارهای پردازشی که نیازمند سال‌ها تحقیق و توسعه است و در مقابل، رشد سریع حوزه نرم‌افزار، طراحان سخت‌افزار را به دردمس انداخته است چون آن‌ها در پیش‌بینی وظایفی که در آینده بر دوش سخت‌افزارهایشان گذاشته خواهد شد با دشواری‌های زیادی روبرو هستند. ممکن است برای طراحی و توسعه یک معماری پردازشی جدید، میلیون‌ها دلار خرج شود و سال‌ها زمان صرف شود ولی نتیجه آن چیزی نباشد که انتظار می‌رفت و این، ریسک بزرگی در چنین سرمایه‌گذاری هنگفتی محسوب می‌شود.

سال‌هاست که شرکت‌هایی نظیر اپل، فیس‌بوک، گوگل و سامسونگ به‌منظور کاهش هزینه‌های مربوط به طراحی و ساخت **تراشه**، به جای این‌که به شرکت‌های تراشه‌ساز بزرگی نظیر اینتل یا کوالکام وابسته باشند، تصمیم گرفته‌اند که خودشان **تراشه‌های** موردنیازشان را طراحی کنند. در چنین فضای، راهکاری معرفی می‌شود که گزینه دیگری را پیش روی شرکت‌ها می‌گذارد و توجه زیادی را به خود جلب می‌کند. راهکاری موسوم به **RISC-V** که معماری آن **اپن سورس** است، استفاده از آن رایگان است و اگر چه هنوز به تکامل نرسیده اما می‌توان به آینده آن امیدوار بود.

سال‌ها پیش سامانه‌های پردازشی و کامپیوتری، به واحدهای پردازش مختلفی مجهز بودند که هر یک وظیفه خاص خود را داشتند. امروزه، با پیشرفت فناوری‌های مربوط به طراحی و ساخت **تراشه‌ها**، تمایل زیادی وجود دارد تا حد امکان این واحدهای پردازشی روی یک تراشه مجتمع شوند. از سوی دیگر، تلاش زیادی می‌شود که تراشه‌هایی با کاربردهای اختصاصی نظیر تراشه‌های ویژه **یادگیری ماشین**، طراحی و تولید شوند. این عوامل سبب شده‌اند که رقابت داغی در میان صاحبان معماری‌های پردازشی صورت بگیرد. علاوه بر غول‌های بزرگ **صنعت تراشه‌سازی**، شرکت‌های کوچک‌تر و حتی نوپایی وارد عرصه شده‌اند که با ارائه مدل‌های کسب‌وکار جدید، خون تازه‌ای در رگ‌های صنعت پردازش جاری کرده‌اند و فرصت‌های جدیدی را در این صنعت گشوده‌اند.

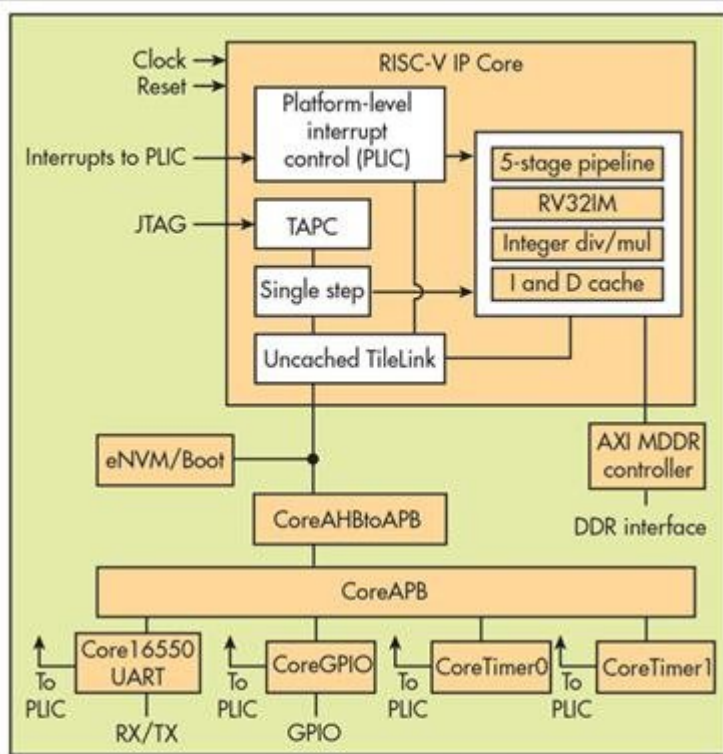
امروزه، توسعه یک ASIC (مدارهای یکپارچه با کاربری خاص) یا سیستم روی **تراشه** (SOC) ساده‌تر از قبل شده است. بسیاری از شرکت‌ها نظیر **ARM** یا MIPS حق استفاده از آی‌پی‌بلاک‌های خود را به مشتریان می‌فروشند. ابزارها و نرم‌افزارهای طراحی **تراشه** حتی پیش از اینکه نمونه‌ای فیزیکی از آن تولید شود، امکان اعتبارسنجی (validation) و آزمودن تراشه طراحی‌شده را به طراح می‌دهند. در اغلب موارد، ساخت تراشه‌ها در کارخانه‌هایی با فناوری‌های به‌روز و بهینه‌سازی شده انجام می‌شود و بخش مهمی از نرم‌افزارهایی که روی تراشه پیاده می‌شوند، **اپن سورس** هستند. در چنین فضای، شرکت‌های زیادی در دنیا سعی می‌کنند با استفاده از این شرایط مساعد، **تراشه‌ها** و SOC های اختصاصی خود را بسازند؛ **تراشه‌هایی** که در موقعیت‌های متنوعی، از ابزارهای پوشیدنی گرفته تا سرورهای پرتوانی که در یادگیری ماشین استفاده می‌شوند، ایفای نقش می‌کنند. نقطه مشترک همه این طراحی‌ها، وجود یک «معماری مجموعه دستورالعمل‌ها» یا به‌اختصار ISA و معماری **سخت‌افزاری** است که از این ISA پشتیبانی کند. معماری **RISC-V** که چند سالی از عمرش می‌گذرد و روزبه‌روز بر حامیانش افزوده می‌شود، راهکار جدیدی است که پیش روی طراحان **تراشه** و صنعت گذاشته شده است.

## اندکی درباره RISC-V

**RISC-V** مجموعه دستورالعمل (ISA) **اِن سوری** است که تحت نظارت بنیاد غیرانتفاعی **RISC-V** قرار دارد. استفاده از آن و پیاده‌سازی‌هایش رایگان است، حال آن‌که شما به‌طور مثال برای استفاده از هسته‌های پردازشی و معماری‌های ARM باید میلیون‌ها دلار بپردازید. RISC-V تحت لیسانس BSD است و به شرکت‌هایی که مایل به طراحی، پیاده‌سازی یا توسعه تراشه بر اساس این معماری هستند، اجازه می‌دهد که تراشه خود را به‌طور تجاری عرضه کنند، بدون این‌که ملزم به افشای طراحی خود باشند. چنین امکانی استفاده تجاری از این معماری را در کاربردهایی نظیر دستگاه‌های embedded بسیار جذاب می‌کند.

**RISC-V**، هشت سال پیش و در دانشگاه برکلی کالیفرنیا متولد شد. این معماری، نسل پنجم از معماری موسوم به «کامپیوتر با مجموعه دستورات کاهش‌یافته» یا به‌اختصار RISC است. درست مثل مجموعه دستورالعمل‌های معماری‌هایی نظیر ARM یا PowerPC و x86 این معماری نیز عملکرد کامپیوتر را در سطح بسیار پایین و ابتدایی نرم‌افزاری تعریف می‌کند. استفاده‌کننده از این ISA می‌تواند دستورات اختصاصی خود را به این مجموعه دستورالعمل اضافه کند و عملکرد موردنظر خود را نظیر یادگیری ماشین یا امنیت به دست آورد. نتیجه کلی این‌که استفاده از این ISA **اِن سوری**، انعطاف‌پذیری بیشتری را در اختیار طراح قرار می‌دهد و طراح به پردازنده‌های فعلی محدود نخواهد بود. در واقع، RISC-V همان کاری را در حوزه سخت‌افزار می‌کند که سال‌ها پیش لینوکس در حوزه نرم‌افزار کرد.

کسی‌که می‌خواهد بر اساس این معماری سیستم روی تراشه (SoC) اختصاصی خود را بسازد می‌تواند با مراجعه به گیت‌هاب (GitHub) و بدون نیاز به پرداخت هزینه، هسته‌های مورد نظر خود را دریافت کند، آن‌ها را بر اساس نیاز خود تغییر داده و طراحی نهایی را در اختیار تراشه‌سازان قرار دهد تا آن را به‌طور فیزیکی تولید کنند. دست‌کم روی کاغذ این روش نسبت به استفاده از هسته‌های ARM بسیار ارزان‌تر تمام خواهد شد. نگاهی به فهرست اعضای بنیاد **RISC-V** نشان می‌دهد چه حمایتی از این ایده می‌شود. در این فهرست بلندبالا گوگل، انویدیا، کوالکام، رم‌باس، سامسونگ، NXP، مایکرون، آی‌بی‌ام و زیمنس در کنار GlobalFoundries و UltraSoC و بسیاری دیگر از شرکت‌ها حضور دارند و این، نوید رویش یک راهکار جدید را در فضای بسته طراحی سامانه‌های پردازشی می‌دهد. (شکل ۱)



## تأثیر بر صنعت تراشه

سال‌هاست که شرکت‌های بزرگ فناوری نظیر گوگل، به منظور مناسب‌سازی تجهیزاتشان و پشتیبانی از الگوریتم‌هایی نظیر هوش مصنوعی، تراشه‌های اختصاصی خود را طراحی می‌کنند. حالا و با استفاده از RISC-V یک شرکت فناوری، مجموعه دستورالعمل (instruction set) مورد نیاز را برای طراحی تراشه به‌طور **اپن سورس** در اختیار دارد و می‌تواند آن را دانلود کند و بدون پرداختن هزینه، بر اساس این معماری تراشه‌ای طراحی کند. در نتیجه آن بخش از هزینه‌ای را که پیش از این صرف طراحی تراشه می‌کرد، حالا روی به خدمت گرفتن طراحان پردازنده و سایر متخصصان متمرکز می‌کند تا تراشه‌ها را بسازند و تست کنند، بدون این‌که به پرداخت هزینه‌های بالا برای حق استفاده نیاز باشد. به‌عنوان مثال، اگر بخواهید چنین کاری را با معماری ARM انجام دهید، موظفید چند میلیون دلار به‌منظور دریافت حق استفاده از معماری، به شرکت ARM بپردازید و اگر بخواهید از معماری x86 اینتل استفاده کنید، هیچ شانس ندارید، چون اینتل حق استفاده از معماری خود را بسیار محدود کرده و این امتیاز را فقط به شرکت AMD و در موارد بسیار نادر به دیگر شرکت‌ها می‌فروشد.

با این راهکار **اپن سورس**، تراشه‌سازان در ساخت تراشه‌های اختصاصی خود سرمایه‌گذاری کم‌خطرتری را تجربه خواهند کرد. شرکت‌های انویدیا و وسترن‌دیجیتال (Western Digital) از جمله شرکت‌هایی هستند که برای توسعه تراشه‌های اختصاصی به استفاده از معماری RISC-V روی آورده‌اند. وسترن‌دیجیتال اعلام کرده در سال ۲۰۱۹ یا ۲۰۲۰ پردازنده جدیدی مبتنی بر این معماری را معرفی خواهد کرد. شرکت انویدیا هم از معماری RISC-V در بخشی از کارت‌های گرافیک خود استفاده خواهد کرد.



تراشه‌هایی هوشمند همسو با محاسباتی هوشمندتر  
پردازش درون‌حافظه‌ای: راهکاری برای سامانه‌های هوشمند آینده

### تبلیغات ARM علیه RISC-V

امسال شرکت **ARM**، وب‌سایتی با عنوان «معماری RISC-V: درک واقعیت‌ها» (سرنام: RISC-V Architecture: Understand the Facts) راه‌اندازی کرد و تبلیغاتی علیه معماری **اپن‌سورس RISC-V** به راه انداخت. این تبلیغات منفی یادآور همان اقدامی بود که مایکروسافت طی سال‌های ۲۰۰۴ تا ۲۰۰۷ میلادی علیه سیستم‌عامل **اپن‌سورس لینوکس** انجام داد. ARM در این وب‌سایت سعی کرده بود با تکیه بر پنج حوزه از جمله هزینه، زیست‌بوم (اکوسیستم) و امنیت، RISC-V را به چالش بکشد. ولی اعتراضات فعالان صنعت و حتی کارمندان این شرکت سبب شد تا از این کار منصرف شود و در نهایت وب‌سایت را ببندد. این اقدام **ARM** از سوی برخی، به نگرانی این شرکت از پایان سلطه‌اش بر بازار پردازنده‌های موبایل تعبیر شد. بسیاری از ابزارهای همراه نظیر اسمارت‌فون‌ها، تبلت‌ها، کارت‌های هوشمند و ابزارهای مشابه، به تراشه‌هایی مجهز هستند که توسط این شرکت انگلیسی طراحی شده یا معماری آن‌ها از آن شرکت است. نکته جالب توجه این‌که بخش مهمی از کسب‌وکار این شرکت، بر بستر نرم‌افزارهای **اپن‌سورس** بنا شده و برخی معتقد هستند که در این نوع برخورد ARM با یک معماری سخت‌افزاری اپن‌سورس، نوعی تناقض وجود دارد؛ چنان‌که گویی به جنگ اپن‌سورس رفته است.

ARM در این وب‌سایت به این موضوع اشاره کرد که معماری‌اش تاکنون در قالب ۱۲۵ میلیارد تراشه واقعی آزموده شده و ۵۰۰ شرکت تجاری، حق استفاده از معماری ARM را خریداری کرده‌اند و این را دلیل برتری خود بر RISC-V دانست. ARM در زمینه هزینه، این ادعا را مطرح کرد که اگر چه استفاده از هسته‌های RISC-V رایگان است اما تراشه طراحی‌شده با این معماری **اپن‌سورس**، به مدارات و تجهیزات جانبی نیاز خواهد داشت و فراهم کردن آن‌ها، هزینه‌بر است؛ علاوه بر این، باید برای تولید آن طرح هم هزینه کنیم. برخی، این اظهارنظر را صرفاً یک حرکت تبلیغاتی از سوی ARM دانستند که با کمک آن قصد دارد به سرمایه‌گذاران و سهامداران اطمینان دهد خطری از سوی یک معماری **اپن‌سورس** تازه از راه رسیده متوجه ARM نیست. انتقاداتی که ARM در مورد هزینه‌های طراحی، ساخت و حتی اعتبارسنجی طراحی‌ها مطرح کرده، برای کسانی که به این صنعت آگاه هستند و تصمیم جدی برای ساخت تراشه اختصاصی خود بر اساس معماری RISC-V دارند، پوشیده نیست، پس اگر به این نتیجه برسیم که **ARM** با طرح موضوع هزینه‌ها، قصد تأثیرگذاری بر سرمایه‌گذاران، تحلیل‌گران و حتی ژورنالیست‌ها را داشته است، خیلی راه دوری نرفته‌ایم. در مورد ایرادی که ARM به زیست‌بوم RISC-V گرفته هم برخی معتقدند که زیست‌بوم **ARM** بسیار غنی‌تر از RISC-V است اما نباید از یاد ببریم که **ARM** نیز زاده پاسخی بود که انگلستان به شرکت اپل داد (کامپیوترهای Acorn) و سال‌ها طول کشید ARM به موقعیت فعلی خود در بازار برسد. در زمینه امنیت باید به یاد بیاوریم که نقص هسته‌های ARM راه را برای تهدیداتی نظیر Spectre و Meltdown باز گذاشت.

میگل ایکازا (Miguel de Icaza)، هم‌بنیانگذار «گنوم» (GNOME) معتقد است، کارزاری که ARM علیه RISC-V به راه انداخت، نتیجه معکوس داد: «نکاتی که آن‌ها بر آن تأکید داشتند، پایه محکمی ندارند. چنین تلاش‌هایی علیه **اپن‌سورس** قبلاً هم اتفاق افتاده بوده، اما نتیجه‌ای نداشت». ARM در پاسخ به اعتراض‌ها بیان کرده امید داشته با ایجاد این سایت، بحث و گفت‌وگویی در زمینه معماری‌ها به راه بیندازد و قصدش حمله به این معماری نبوده است. در هر صورت **ARM** به این نتیجه رسید که سایت را کمی پس از راه‌اندازی از دسترس خارج کند و اعلام کند: «ما به‌هیچ‌وجه نمی‌خواستیم به‌گونه‌ای عمل کنیم که گویی در حال حمله به **اپن‌سورس** هستیم زیرا ما از حامیان **اپن‌سورس** در حوزه‌های مختلفیم.» ایکازا در پاسخ به ایجاد وب‌سایت arm-basics.com از سوی ARM، وب‌سایتی با رویکرد مشابه اما علیه ARM به آدرس arm-basics.de راه‌اندازی کرد که در آن راهنمایی‌هایی در زمینه چگونگی نوشتن نقد در مورد آسیب‌پذیری‌های سامانه‌های مبتنی بر ARM آمده است.

### ریسک‌های استفاده از RISC-V

در استفاده از این ISA شما مختارید که خودتان پردازنده‌تان را طراحی کنید یا حق استفاده از یک طراحی را از شرکتی نظیر SiFive بخرید. به عقیده جیم مک‌گرگور از مؤسسه تحقیقاتی TIRIAS Research تفاوتی ندارد که شما

برای طراحی از کدام ISA استفاده می‌کنید، هزینه وجود دارد. مهم‌ترین فاکتور در انتخاب یک ISA ریسک آن است. توسعه سخت‌افزار و نرم‌افزار، قابلیت تولید طرح و مدت‌زمانی که از طراحی تا عرضه به بازار صرف می‌شود، پارامترهای تعیین‌کننده‌ای در میزان این ریسک هستند (شکل ۲)

	Custom ISA	Licensed ISA	Licensed ISA with architecture license	Open-Source ISA
Design Flexibility	High	Low	Moderate to high	High
License Fees	None	\$0 to millions	\$0 to millions	None
Royalty Fees	None	0 to a few %	0 to a few %	0 to a few %
Available Software	None to little	Moderate to extensive	Moderate to extensive	Little to moderate
Processor Cores	Custom	Standard	Standard to custom	Custom or standard
Hardware Engineering Costs	High	Low	Low to moderate	High
Software Engineering Costs	High	Low to moderate	Low to moderate	Moderate to high
Development Time	Long	Short	Short to moderate	Long
Manufacturability Risk	High	Low	Low to moderate	Moderate to high
Time-to-Market	Long	Short	Short to moderate	Moderate to high

توسعه یک هسته پردازشی سفارشی بسیار هزینه‌بر است و به راحتی هزینه این کار به ده‌ها میلیون دلار یا فراتر از آن

می‌رسد. علاوه بر این باید توجه کنیم که توسعه یک معماری جدید، فرآیندی زمان‌بر است. به گفته مک‌گرگور: «طراحی یک پردازنده جدید دست‌کم دو تا سه سال زمان می‌برد و این تنها شامل خود پردازنده می‌شود و باید زمان لازم را برای طراحی سایر بخش‌های تراشه نیز لحاظ کنید». در مقابل، طراحی یک تراشه با استفاده از هسته‌های آماده قابل‌خرید از شرکت‌هایی نظیر ARM که البته به‌خوبی توسط ابزارهای طراحی و کتابخانه‌های نرم‌افزاری غنی پشتیبانی می‌شوند، کمتر از شش ماه زمان می‌برد.

بزرگ‌ترین مزیت خرید حق استفاده ISA از یک شرکت معتبر به‌جای توسعه آن از آغاز، نرم‌افزار است. نرم‌افزار چنان از اهمیت برخوردار است که حتی شمار مهندسان نرم‌افزار شرکت‌های تراشه‌ساز و یا شرکت‌های طراح سامانه‌های پردازشی بیش از مهندسان سخت‌افزارشان است. ISAهای محبوبی نظیر x86 و ARM زیست‌بوم بسیار غنی و نرم‌افزارهای تکامل‌یافته‌ای دارند (از میان‌افزارها (firmware) و ابزارها گرفته تا سیستم‌عاملها و نرم‌افزارهای کاربردی و البته مجموعه نرم‌افزارهای قدرتمند طراحی و اعتبارسنجی)، ولی RISC-V هنوز به این تکامل نرسیده و شاید از این جنبه هنوز نتواند بسیاری از طراحان و شرکت‌ها را راضی کند.

قابلیت تولید طرح نیز موضوع مهمی است که باید به آن توجه کرد. تولید هر تراشه طراحی‌شده جدید، خطرات خود را دارد. در هسته‌های قابل‌خرید، معمولاً میزان تغییرات در نسخه‌های مختلف عرضه‌شده در مقایسه با هسته جدیدی که از پایه طراحی‌شده باشد، بسیار ناچیز است. این عامل باعث کاهش چشمگیر مشکلاتی می‌شود که ممکن است در مرحله تولید بروز کنند. به بیان دیگر به‌طور بالقوه در تولید هر تراشه‌ای که طراحی جدیدی دارد، خطر بروز مشکلات نیز وجود دارد. ممکن است که این مشکلات جزئی باشند و بتوان پس از تولید و با اصلاح نرم‌افزار، از آن‌ها عبور کرد؛ اما اگر مشکل چنان بزرگ باشد که به ایجاد تغییرات در طراحی نیاز شود، در این صورت برای تولید طرح اصلاح‌شده به ست‌های کلیشه (mask sets) جدید نیاز خواهد بود. قیمت هر mask set از چند میلیون دلار برای تراشه‌های ساده‌ای که با فناوری قدیمی ساخته می‌شوند آغاز شده و تا چند صد میلیون دلار برای یک طراحی پیچیده که با استفاده از فناوری‌های تولید جدید ساخته می‌شوند، می‌رسد. این تنها بخشی از هزینه‌های مربوط به تولید فیزیکی طرح است.

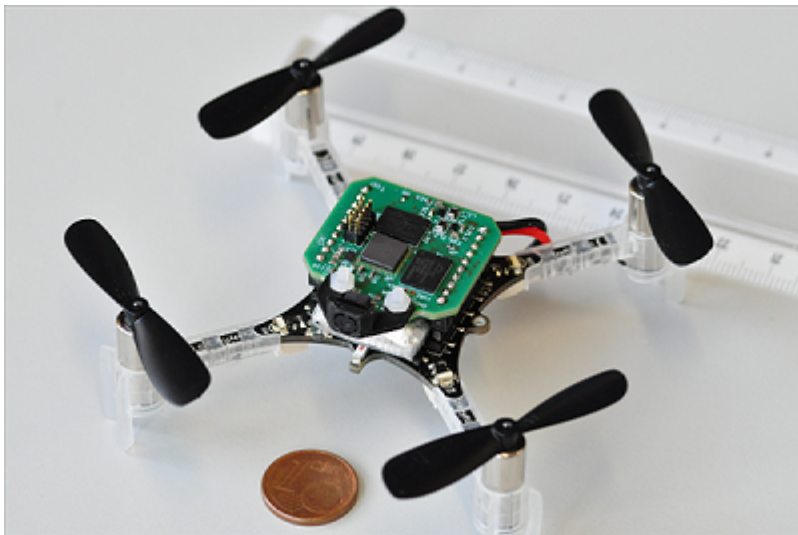
مجموعه ریسک‌هایی که سخت‌افزار و نرم‌افزار و قابلیت تولید به ما تحمیل می‌کنند، ریسک دیگری را نیز ایجاد می‌کند و آن ریسک «تأخیر عرضه طرح به بازار» است. این‌که شرکتی بتواند طرح خود را سریع‌تر از رقبا به بازار عرضه کند، در سودی که به دست خواهد آورد، تأثیر زیادی دارد و یکی از دلایلی که بسیاری از محصولات بازار از خودروها گرفته تا اسمارت‌فون‌ها و کامپیوترهای شخصی از نسخه‌های استاندارد یا تغییر یافته هسته‌های قابل‌خرید (licensable) استفاده می‌کنند و نه هسته‌های سفارشی‌شده (custom) همین است.

مک‌گرگور چنین نتیجه می‌گیرد: «بنابراین هزینه‌های مربوط به مهندسی سخت‌افزار و نرم‌افزار، mask set‌های اضافی احتمالی یا به دست نیامدن سود پیش‌بینی‌شده از محل فروش تراشه جدید، به‌سادگی می‌تواند رایگان بودن حق

استفاده از **ISA** را تحت‌الشعاع خود قرار دهد.» او معتقد است در یک طراحی، باید موازنه‌ای بین این ریسک‌ها و مزایای ISA و معماری مورد نظر برقرار کنیم.

## بازارهای RISC-V

به عقیده Krste Asanovic بنیانگذار و طراح ارشد شرکت SiFive و رئیس بنیاد RISC-V، یکی از بازارهای مهم این فناوری، بازار تراشه‌های کنترل‌گر ذخیره‌سازی (storage controller) خواهد بود. حوزه دیگری که این ISA **این سورس** می‌تواند در آن نقش مهمی ایفا کند، هوش مصنوعی و یادگیری عمیق است. Asanovic به‌طور جدی این حوزه را در بنیاد RISC-V دنبال می‌کند و SiFive در حال ساخت هسته‌هایی است که از وکتورها برای یادگیری ماشین پشتیبانی کنند. به گفته او: «شرکت‌های زیادی به این حوزه (هوش مصنوعی) علاقه‌مند هستند. شتاب‌دهنده‌های سخت‌افزاری زیادی وجود دارند که به‌طور اختصاصی برای انجام وظایف مربوط به هوش مصنوعی طراحی شده‌اند.» اما مشکل اینجا است که الگوریتم‌ها به سرعت تغییر می‌کنند و بهینه‌سازی می‌شوند و برای قابل‌اجرا بودن این الگوریتم‌های جدید، لازم است که تغییرات مداری مکرری در این شتاب‌دهنده‌های سخت‌افزاری ایجاد شود و این، کار چندان ساده‌ای نیست. مهندسان این حوزه به دنبال سخت‌افزارهایی هستند که از یک سو قادر به اجرای بهینه الگوریتم‌ها باشند و از سوی دیگر بتوان اتصالات درونی آن‌ها را به‌طور نرم‌افزاری تغییر داد. Asanovic حوزه یادگیری ماشین را موتور محرکه مهمی برای RISC-V می‌داند. او معتقد است vector extension‌هایی که برای RISC-V تعریف می‌شود، پیشرفته‌تر از سایر ISAها هستند و در نتیجه افراد ترغیب می‌شوند به **RISC-V** روی آورند. (شکل ۳)



بازار سوم، به هسته‌هایی مربوط است که وظیفه مدیریت را بر عهده دارند. Asanovic می‌گوید: «این روزها اغلب SoCها نیازمند فضای آدرس‌دهی ۶۴ بیتی هستند، زیرا از حافظه‌های DRAM با ظرفیت بالا استفاده می‌کنند. مشتریان مایل هستند از کنترل‌گرهای یکپارچه‌شده برای مدیریت SoCهای بزرگ استفاده کنند.» و از آنجاکه به گفته او چنین چیزی در بازار وجود ندارد، SiFive می‌تواند با استفاده از RISC-V این خلاء موجود در بازار را به خوبی پر کند. انویدیا از جمله شرکت‌هایی است که اعلام کرده برای ساخت چنین ریزکنترلگرهایی از **RISC-V** استفاده خواهد کرد.

## آینده RISC-V

**این سورس** بودن RISC-V سبب خواهد شد، شاهد سیلی از طراحی‌هایی باشیم که استفاده از آن‌ها رایگان است و می‌توان از آن‌ها در کاربردهای مختلفی استفاده کرد. ممکن است برخی بخواهند از این ISA به‌طور کلی استفاده کنند و نیاز خود را با استفاده از آی‌پی‌بلاک‌های موردنظرشان برطرف سازند. ممکن است برخی از شرکت‌های بزرگ‌تر که قصد دارند به‌طور جدی‌تری از ISA استفاده کنند قابلیت توسعه و سفارشی‌سازی این ISA را بپسندند و دستوراتی را از آن حذف کنند یا دستوراتی به آن بیفزایند تا با کاربردهایی که مدنظرشان است، هماهنگ‌تر شود. لازم به یادآوری است که بهینه‌سازی دستورالعمل‌ها تأثیر زیادی بر کاهش مصرف توان تراشه می‌گذارد؛ موردی که برای SoCها بسیار مهم است. استارت‌آپ‌های کوچکی هم که به دنبال مجموعه دستورالعملی قابل سفارشی‌سازی برای استفاده در یک کاربرد خاص نظیر یادگیری ماشین هستند هم از جمله گروه‌هایی هستند که می‌توانند از مزایای **RISC-V** بهره‌مند شوند.

علاوه بر این‌که RISC-V در بازارهای تثبیت‌شده فعلی نقش مهمی خواهد داشت، در بازارهایی که هنوز به سود نرسیده‌اند نیز اثر مثبت خواهد گذاشت و انعطاف‌پذیری در طراحی، سبب نوآوری بیشتری در این بازارها خواهد شد. با این حال، چالش‌های جدیدی نیز وجود خواهد داشت؛ زیرا ممکن است پیاده‌سازی‌های مختلف با یکدیگر سازگار نباشند؛ به‌طوری‌که یک آی‌پی توسعه داده‌شده برای یک نسخه، عملکرد مشابهی در نسخه دیگر نداشته باشد.

به یقین RISC-V دست کم در حال حاضر هنوز به آن درجه از تکامل نرسیده که بتواند با رقبای نظیر Cortex-A شرکت **ARM** رقابت کند. با این حال برای بخشی از بازار **ARM** که به میکروکنترلرها و پردازنده‌های ساده‌تر و کم‌توان‌تر اختصاص دارد، تهدیدی بالقوه خواهد بود. این تنها بخشی از آینده **RISC-V** است

منبع:

[RISC-V's Open-Source Architecture Shakes Up Chip Design](#)

[Arm kills off its anti-RISC-V smear site after own staff revolt](#)

[Myths About the RISC-V ISA 11](#)

[RISC-V Gains Its Footing](#)

[Here are ARM's biggest anti-RISC-V arguments and why they don't make sense](#)

[The Difference Between ARM, MIPS, x86, RISC-V And Others In Choosing A Processor](#)

[Architecture](#)

تاریخ انتشار:

18 مهر 1397

---

نشانی منبع:

<https://www.shabakeh-mag.com/hardware/13880/risc-v-%D9%BE%D8%A7%D8%B3%D8%AE-%D8%A7%D9%BE%D9%86%E2%80%8C%D8%B3%D9%88%D8%B1%D8%B3-%D8%A8%D9%87-%DA%86%D8%A7%D9%84%D8%B4%E2%80%8C%D9%87%D8%A7%DB%8C-%D8%B5%D9%86%D8%B9%D8%AA-%D8%AA%D8%B1%D8%A7%D8%B4%D9%87>